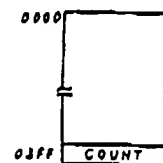
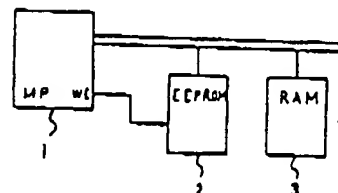


#### 34) STORAGE DEVICE

(11) 58-162695 (A) (43) 13.9.1984 (19) JP  
(21) Appl. No. 58-36964 (22) 7.3.1983  
(71) NIPPON DENKI K.K. (72) TOSHIO NINOMIYA(1)  
(51) Int. Cl. G11C17/00

**PURPOSE:** To secure the reliability of storage contents easily by controlling the frequency of writing to a nonvolatile memory.

**CONSTITUTION:** A microprocessor is connected to a nonvolatile and electrically erasable programmable ROM (EEPROM)2 and an RAM3. The processor 1 writes the frequency of writing up to now in a specific address (03FF) of the memory 2 prior to writing to the memory 2. The processor 1 reads the frequency COUNT of writing by a write enable signal WE to the memory 2 before writing data in the memory 2; when the frequency does not exceed a secured frequency N of writing, the value COUNT is increased by one to perform the writing to the memory 2, and when so, data to be written in the memory 2 is saved on an external storage device such as a floppy disk to let an operator know that the memory 2 should be replaced.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59-162695

⑪ Int. Cl.<sup>3</sup>  
G 11 C 17/00

識別記号  
1 0 1

庁内整理番号  
6549-5B

⑬ 公開 昭和59年(1984)9月13日

発明の数 1  
審査請求 未請求

(全 2 頁)

⑭ 記憶装置

⑮ 特 願 昭58-36964

⑯ 出 願 昭58(1983)3月7日

⑰ 発 明 者 二宮敏雄

東京都港区芝五丁目33番1号日  
本電気株式会社内

⑱ 発 明 者 池田貞信

東京都港区芝五丁目33番1号日  
本電気株式会社内

⑲ 出 願 人 日本電気株式会社

東京都港区芝五丁目33番1号

⑳ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

記 憶 装 置

2. 特許請求の範囲

不揮発性のメモリの特定番地に書き込み回数を記憶しておくエリアを設けたことを特徴とする記憶装置。

3. 発明の詳細な説明

本発明は、不揮発性の半導体メモリをもつ記憶装置に関する。

電気的に読出しおよび書き込みが可能で電源を切断しても、その内容が保持されるこの種の不揮発性半導体メモリへの書き込み可能回数は $10^3 \sim 10^5$ 回程度である。ところが従来の紫外線消去方式とは異なり電気的に消去が可能であるのでメモリ内容の書き換えは装置に実装され電源を入れたまま行うことができるようになり、その結果として書き

えが頻繁に行われるメモリとして使用されるようになってきた。

このようなアプリケーションにおいては、書き込まれた情報が正しく記憶されているか常に確認し、その内容を保証する必要がある。

従って本発明の目的は、不揮発性メモリの書き込み回数の管理を行なうことによって、記憶内容の信頼性の保証を簡便に実施することのできる記憶装置を提供することにある。

本発明によれば、電気的に消去及び書き込みが可能な不揮発性メモリの特定番地にその時点までの書き込み回数を記憶させ書き込みを行うたびに、書き込み回数を確認することを特徴とする記憶装置が得られる。

次に本発明の実施例について図面を参照して本発明を詳細に説明する。

第1図は、本発明の一実施例の構成をブロック図で示したものであり、マイクロプロセッサはバスを介して不揮発性で電気的に消去可能なプログラマブル・リード・オンリー・メモリ (EEPROM)

2と、ランダム・アクセス・メモリ(RAM)3とに接続されている。

マイクロプロセッサ1は、メモリ2に書き込みを行なう前に、第2図に示すようにメモリ2の特定番地(03FF)に、現時点までの書き込み回数を書き込んでおき、第3図に示す流れ図に基づいて、保証された書き込み回数内であるかを確認してから、書き込みの実行を行う。

第3図において、Nは保証された書き込み回数であり、COUNTは現時点までにメモリ2に書き込んだ回数である。プロセッサ1はメモリ2にデータを書き込む前にメモリ2への書き込みイネーブル信号WEによって書き込み回数COUNTを読み込み、保証された書き込み回数Nを超えてなければ、COUNTの値に1を加えて、メモリ2への書き込みを実行し、越えていればメモリ2に書き込もうとしたデータをフロッピーディスク等の外部記憶装置に退避しておき、メモリ2の交換をオペレーターに知らせる。

また第4図のように、公知の方法であるLRC(Logitudinal Redundancy Check)のため

のエリアを確保しておくことによってLRCによる不揮発性メモリ2のチェックもできる。

以上のように、メモリ自身の不揮発性を利用し、保証された書き込み回数内で使用することを管理する機能を設けることによって不揮発性メモリの使用上の信頼性を極めて簡単に保証することができる。

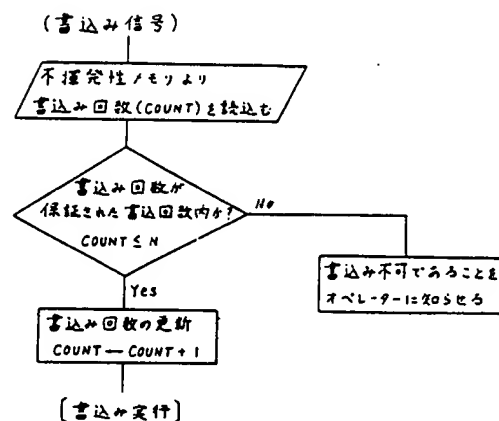
本発明は以上説明したように、電氣的に消去及び書き込みが可能な不揮発性メモリの特定番地に書き込み回数を記憶しておくことにより、保証された書き込み回数内で使用することを管理することができ、使用上の信頼性を極めて簡単な方法で保証する効果がある。

#### 4. 図面の簡単な説明

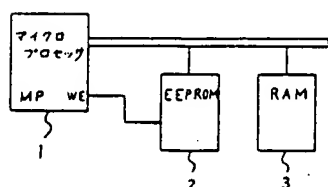
第1図は、本発明の一実施例のブロック図、第2図は不揮発性メモリのメモリエリアを示す図、第3図は、不揮発性メモリの書き込み時の制御を示す流れ図、第4図は不揮発性メモリの特定番地にLRCに利用した例である。

代理人 井理士 内 原 晋

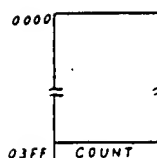
第3図



第1図



第2図



第4図

